

AN: PAT 1987-030409  
TI: Digitally remote-controlled hearing aid has ear capsule  
receiving digital packets from control unit including code,  
information and parity bits to regulate capsule functions  
PN: DE3527112-A  
PD: ~~29.01.1987~~  
AB: A capsule microphone (3) receives ultrasonic signals from a  
remote control unit. The signals are decoded (2) to control a  
switch (5), connecting the microphone or an inductance (4) for  
telephone usage, to the rest of the circuit chain including a  
filter (7) and gain-controlling potentiometer (8). The remote  
control unit assembles three code bits, two information bits  
and 1 parity bit by pulse duration modulation into packets of  
variable length between predetermined bounds whose arithmetic  
mean separates the end of the 1-bits from the start of the 0-  
bits. A carrier frequency of 25 kHz is used. The control signals  
may also effect switching between mono and stereophonic modes.;  
PA: (SIEI ) SIEMENS AG;  
IN: BERNET W;  
FA: DE3527112-A 29.01.1987; DE3527112-C 28.07.1988;  
CO: DE;  
IC: H04R-025/00;  
MC: S05-F; W04-G; W04-Y; W05-D04;  
DC: S05; W04; W05;  
PR: DE3527112 29.07.1985;  
FP: 29.01.1987  
UP: 28.07.1988

---

**THIS PAGE BLANK (USPTO)**

02 P 20269

AL 84

①9 BUNDESREPUBLIK  
DEUTSCHLAND

①2 Offenlegungsschrift  
①1 DE 3527 112 A1

⑤1 Int. Cl. 4:  
H04R 25/00



DEUTSCHES  
PATENTAMT

②1 Aktenzeichen: P 35 27 112.4  
②2 Anmeldetag: 29. 7. 85  
④3 Offenlegungstag: 29. 1. 87

Behördeneigentum

DE 3527 112 A1

⑦1 Anmelder:

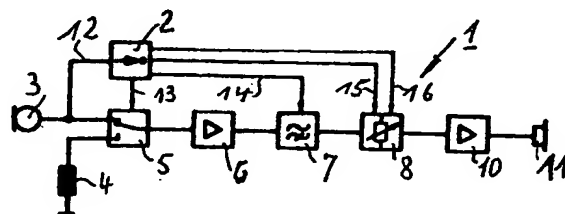
Siemens AG, 1000 Berlin und 8000 München, DE

⑦2 Erfinder:

Bernet, Walter, 8566 Leinburg, DE

⑤4 Hörhilfegerät

Die Erfindung betrifft Hörhilfegeräte mit drahtloser Fernsteuerung wenigstens von Teilen seiner regelbaren Funktionen. Bei diesen Geräten braucht man wenigstens weitgehend sichere und störungsfreie Übertragung der Steuerungssignale vom Sender (30) auf den Empfänger (2). Die Erfindung sieht hierfür vor, die Steuersignale als Worte zu übertragen, die aus einem Bit-Muster bestehen, die Codier-Bits, Informations-Bits und Paritäts-Bits enthalten. Die Erfindung ist insbesondere zur Fernsteuerung der Funktionen von Kleinhörgeräten geeignet.



DE 3527 112 A1

## Patentansprüche

1. Hörhilfegerät mit drahtloser Fernsteuerung wenigstens von Teilen seiner regelbaren Funktionen, wobei in einem am Kopf tragbaren Gehäuse sowohl die Elemente der Hörhilfe als auch diejenigen zur Regelung seiner Funktionen und ein Empfänger für Signale zur Fernsteuerung dieser Funktionen untergebracht sind, dadurch gekennzeichnet, daß die Signale Worte sind, die aus einem Bit-Muster bestehen, die Codier-Bits, Informations-Bits und Paritäts-Bits enthalten.
2. Hörhilfegerät nach Anspruch 1, dadurch gekennzeichnet, daß jedes Wort drei Codier-Bits, zwei Informations-Bits und ein Paritäts-Bit enthält.
3. Hörhilfegerät nach Anspruch 1, dadurch gekennzeichnet, daß die Kennung unterschiedlicher Bits durch Pulsdauermodulation bewirkt ist.
4. Hörhilfegerät nach Anspruch 2, dadurch gekennzeichnet, daß zur Übertragung der Bits kurze und lange Impulspakete vorgesehen sind, die jeweils eine bestimmte Anzahl einzelner Impulse enthalten.
5. Hörhilfegerät nach Anspruch 4, dadurch gekennzeichnet, daß zur Aufnahme der Trägerimpulse digitale Monoflops vorgesehen sind.
6. Hörhilfegerät nach Anspruch 2, dadurch gekennzeichnet, daß für die Übertragung der Impulspakete jeweils gleiche Zeiträume vorgesehen sind, ungeachtet dessen, ob die Pakete kurz oder lang sind (fester Zeitrahmen).
7. Hörhilfegerät nach Anspruch 2, dadurch gekennzeichnet, daß nach Beendigung eines Bits auf die Dauer der Zeitspanne, in der Echos zu erwarten sind, die Aufnahme von Signalen gesperrt ist.
8. Hörhilfegerät nach Anspruch 2, dadurch gekennzeichnet, daß der Empfänger nur Impulspakete annimmt, die länger als eine Minimalzeit und kürzer als eine Maximalzeit sind.
9. Hörhilfegerät nach Anspruch 8, dadurch gekennzeichnet, daß das arithmetische Mittel zwischen der Maximalzeit und der Minimalzeit das Ende des Bits für die logische Null vom Anfang des Bits für die logische Eins trennt.
10. Hörhilfegerät nach Anspruch 9, dadurch gekennzeichnet, daß bei Benutzung einer Trägerfrequenz von 25 kHz die kurzen Impulspakete zwischen 63 und 187 Modulationsschwingungen enthalten, während die langen Pakete zwischen 188 und 312 Modulationsschwingungen umfassen.
11. Hörhilfegerät nach Anspruch 10, dadurch gekennzeichnet, daß das Medium zur Übertragung der Steuersignale Ultraschall ist und daß das Empfangselement für die Steuersignale das Mikrofon der Hörhilfe ist.

## Beschreibung

Die Erfindung betrifft Hörhilfegeräte nach dem Oberbegriff des Patentanspruchs 1. Geräte dieser Art sind etwa bekannt aus der DE-OS 19 38 381.

Bekanntlich sollen Hörgeräte möglichst klein sein, um sie unauffällig tragen zu können. Dies hat zu Miniaturhörgeräten geführt, die am Kopf getragen werden, insbesondere solche, die in den Gehörgang einführbar sind. Auch bei dieser Art von Geräten soll wenigstens die Lautstärke betriebsmäßig veränderbar sein. Man braucht dazu Einstellvorrichtungen, die zugänglich sind, während das Gerät in Kontakt mit dem Träger in Funk-

tion ist. Außerdem sollte der Handhabungsbereich beim Einstellen überblickbar sein.

Dies wird etwa bei einem Hörhilfegerät nach der obengenannten DE-OS 19 38 381 erreicht. Dazu sind die Bauteile auf zwei Gehäuse verteilt, von denen das eine einen Sender enthält, der drahtlos mit dem anderen verbunden ist, in welchem sich das eigentliche Hörgerät zusammen mit einem auf den Sender abgestimmten Empfänger befinden. Das Volumen des Gehäuses, das sowohl das Hörgerät als auch den Empfänger enthält, bietet aber nur sehr wenig Volumen. Speziell die sogenannten "Im-Ohr-Geräte", die im Gehörgang getragen werden, weisen nur einige 100 m<sup>3</sup> freien Raum für den Einbau eines Fernsteuerempfängers auf. Wünschenswert dafür ist es, mit einem Empfänger auszukommen, der im Gegensatz zu der bekannten Lösung ohne einen zusätzlichen Sensor, eine Antenne oder ähnliches auskommt.

Nach unserer älteren Anmeldung P 35 31 584.5 wird ein Hörhilfegerät mit Fernsteuerung vorgeschlagen, bei welchem als Empfangselement für die Steuersignale das Mikrofon der Hörhilfe mit verwendet ist und daß als Medium zur Übertragung der Steuersignale solche Energie benutzt ist, die das Mikrofon der Hörhilfe in elektrische Signale umsetzen kann, die von den übrigen Signalen getrennt auf Steuerorgane zur Einwirkung gebracht werden. Zur Übertragung der Steuersignale ist dabei in einer bevorzugten Ausführungsform unhörbarer Schall, insbesondere Ultraschall, verwendet. Letzterer soll in einem Steuergerät erzeugt werden, bei dem über eine Tastatur die Steuersignale erzeugt und über einen Lautsprecher abgegeben werden und im Hörhilfegerät die Ableitung der vom Mikrofon aufgenommenen Signale in zwei Äste aufgespalten ist, von denen der eine ins Hörhilfegerät und der andere über ein alle Signale, außer den Ultraschallsignalen, sperrendes Filter zum Steuergerät des Hörhilfegerätes führt.

Die Erfindung hat sich die Aufgabe gestellt, für ein Hörhilfegerät der eingangs genannten Art eine Fernsteuerung anzugeben, mit welcher ein sicherer und weitestgehend störungsfreier Betrieb des Gerätes erreichbar ist. Diese Aufgabe wird erfindungsgemäß durch die im Kennzeichen des Anspruchs 1 angegebenen Maßnahmen gelöst. Die Gegenstände der Unteransprüche stellen vorteilhafte Weiterbildungen dar.

Die Erfindung geht davon aus, daß bei Hörgeräten die Fernsteuerung insbesondere folgender Funktionen wünschenswert ist:

- Änderungen der Lautstärke,
- zwei Schaltfunktionen,
- Mono- und Stereobetrieb,
- festе Adressen für die Zuordnung der Fernsteuerbefehle.

Für den Monobetrieb ergibt sich in diesem Rahmen folgender Befehlsumfang:

- Lauter
- Leiser
- Schaltfunktion 1 (z. B. Mikrofon/Telefonumschaltung)
- Schaltfunktion 2 (z. B. Hochpaßschaltung)

Für den Stereobetrieb ergibt sich folgender Befehlsumfang:

- Lauter links
- Lauter rechts
- Leiser links
- Leiser rechts
- Lauter beidseitig
- Leiser beidseitig

- Schaltfunktion 1 beidseitig
- Schaltfunktion 2 beidseitig

Die Befehle dürfen nur vom jeweils adressierten Hörgerät verarbeitet werden.

Bei Schaltfunktionen wird pro Ansteuerung im Monobetrieb ein Wort und Stereobetrieb werden zwei Worte gesendet. Dabei wird im Stereobetrieb einmal das linke und einmal das rechte Hörgerät adressiert.

Erfolgen Lautstärkeänderungen, dann werden so lange Worte ausgesendet, wie die entsprechende Ansteuerung aufrechterhalten ist. Im Stereobetrieb wird bei beidseitiger Lautstärkeänderung abwechselnd das linke und das rechte Hörgerät adressiert. Dadurch wird eine gleichmäßige Lautstärkeänderung der beiden Hörgeräte erreicht. Die Lautstärke ändert sich bei beidseitiger Ansteuerung halb so schnell wie bei einseitiger Ansteuerung.

Zur Übertragung hat es sich als zweckmäßig erwiesen, die Befehle in einzelnen Worten zu definieren. Die Worte sind pulslängenmoduliert. Die Zusammensetzung eines Wortes aus 6 Bits ergibt hinreichend Möglichkeiten und liefert außerdem eine sichere Befehlsübermittlung bei dem erforderlichen sparsamen Aufwand. Die einzelnen Bits haben folgende Bedeutung:

Bit 0: Adreßbit 0; Adressierung linkes (Bit 0 = 0) oder rechtes (Bit 0 = 1) Hörgerät im Stereobetrieb

Bit 1: Adreßbit 1

Bit 2: Adreßbit 2

Bit 3: Datenbit 0

Bit 4: Datenbit 1

Bit 5: Paritätsbit

Die Adreßbits adressieren den zum Sender gehörenden Empfänger. Ein Empfänger verarbeitet ein Wort nur, wenn die am Empfänger eingestellten Adreßbits (Bit 0, 1 und 2) mit den empfangenen übereinstimmen. Bit 0 dient zur Adressierung des linken oder rechten Hörgerätes im Stereobetrieb. In dieser Betriebsart der Fernsteuerung müssen die Adreßbits 1 und 2 an beiden Empfängern gleich eingestellt sein. Es können also im Monobetrieb 8 Adressen und im Stereobetrieb 4 Adressen pro Fernsteuereinheit definiert werden. So ist sichergestellt, daß sich zwei räumlich nebeneinander betriebene Hörgeräte nicht zwangsweise gegenseitig stören. Erfahrungsgemäß reichen 8 Hörgeräteadressen für den praktischen Einsatz aus. Die Datenbits (Bits 3 und 4) tragen die Nutzinformation. Sie ist wie folgt codiert:

Datenbits	D 0	D 1
lauter	0	0
leiser	1	0
Schaltfunktion 1	0	1
Schaltfunktion 2	1	1

Durch dieses Protokoll lassen sich oben beschriebene Funktionen realisieren.

Bit 5 dient als Paritätsbit und erhöht die Zuverlässigkeit des Übertragungsverfahrens. Das Paritätsbit wird, abhängig von den logischen Werten der Adreß- und Datenbits, so vom Sender generiert, daß sich eine ungerade Parität ergibt. Dadurch ist sichergestellt, daß jedes Wort, bedingt durch die Pulslängenmodulation, kurze und lange Impulse enthält. Ein periodisches Störsignal mit den Kennwerten des Übertragungsprotokolls kann also nicht zu einer Fehlfunktion führen.

Zur Übertragung der Befehle werden die einzelnen Bits durch Pulslängenmodulation codiert. Die logische Null wird durch einen kurzen Impuls, die logische Eins

durch einen langen Impuls dargestellt. Sechs Impulse bilden jeweils ein Wort.

Die Signalformen lassen sich durch fünf Zeiten, die Übertragungsparameter eindeutig beschreiben:

5 **T0** : Kurze Impulsdauer (logische 0)

**T1** : Lange Impulsdauer (logische 1)

**TB** : Zeitrahmen für ein Bit

**TW** : Zeitrahmen für ein Wort

**TF** : Periodendauer einer Trägerfrequenzschwingung

10 Die hier dargestellte Signalform entspricht der Schaltfunktion 1 im Stereobetrieb mit den Adreßbits  $A1=1$  und  $A2=0$ . Zwischen zwei Impulsen ist eine Pause zu erkennen. Die Pause dient zur Verarbeitung der Information und zur sicheren Erkennung eines neuen Wortes durch den Empfänger.

15 Der Zeitrahmen eines Wortes bestimmt die Frequenz der Lautstärkeänderungen. Es ist daher sinnvoll, jedem Einzelimpuls, egal ob kurz oder lang, einen festen Zeitrahmen zuzuordnen. So ergibt sich eine von den eingestellten Adreßbits unabhängige Änderungsfrequenz. Im Stereobetrieb ist die Änderungsfrequenz bei beidseitigen Lautstärkeänderungen halb so hoch wie bei einseitiger Lautstärkeänderung, da abwechselnd linkes oder rechtes Hörgerät adressiert wird.

20 Bei der hier angewandten "harten Tastung" der Trägerfrequenz, die bei Verwendung von Ultraschall als Träger in der Größenordnung  $f_{TF} = 25$  kHz liegen kann, entstehen relativ breite Seitenbänder links und rechts der Trägerfrequenz, die nach der Funktion  $\sin(x)/x$  abklingen. Bei einer Bitrahmenlänge von 20 ms ergibt sich eine Grundfrequenz von 50 Hz. Dies bedeutet, daß im Frequenzbereich Maxima im 50 Hz-Abstand zueinander, links und rechts von der Trägerfrequenz, bilden werden. Wegen der niedrigen Datenübertragungsrate ist das benötigte Frequenzband trotz binärer Modulation hinreichend schmal.

Weitere Einzelheiten und Vorteile der Erfindung werden nachfolgend anhand der in den Figuren dargestellten Ausführungsbeispiele erläutert.

40 In der Fig. 1 ist ein erfindungsgemäß aufgebautes Hörhilfegerät schematisch dargestellt,

in der Fig. 2 das schematische Blockschaltbild eines zur Ansteuerung des Gerätes nach Fig. 1 zu verwendenden Senders,

45 in der Fig. 3 ein Toleranzschema zur Biterkennung,

in der Fig. 4 das Blockschaltbild eines zur Steuerung des Gerätes nach Fig. 1 verwendeten Empfängers,

in der Fig. 5 das Zustandsdiagramm des Empfängers,

in der Fig. 6 ein Zeitdiagramm für Impulsformer und

50 in der Fig. 7 ein Zeitdiagramm für synchrones Monoflop.

In der Fig. 1 ist ein Hörhilfegerät gezeichnet, das einen Hörgeräteteil 1 und einen Empfänger 2 des Fernsteuerteils umfaßt. Der Hörgeräteteil 1 beginnt in üblicher Weise mit den Eingangswandlern, d. h. einem Mikrofon 3 und einer Induktionsaufnahmepule 4, die mittels eines Wechselschalters 5 wechselweise an die Hörgeräteschaltung anschließbar sind. Das in 3 und/oder 4 aufgenommene Signal gelangt dann über einen regulierbaren Verstärker 6, der als Voreinsteller für die Verstärkung dient, über eine Klangblende 7 zu einem Potentiometer 8, von dem es dann zu einem Treiberstufen- einschließlich Endstufenverstärker 10 gelangt. Schließlich wird das verstärkte Signal in einem Endübertrager 11, d. h. einem Hörer, wieder in Schall umgesetzt, der dem Ohr des Schwerhörigen zugeführt werden kann. Der Empfänger 2 der Fernsteuerung des Gerätes hat eine Verbindung 12 zum Mikrofon 3. Vom Empfänger 2 aus

erfolgt die Steuerung über Verbindungen 13, 14, 15 und 16 zum Schalter 5, zur Klangblende 7 bzw. zum Potentiometer 8.

Der zur Steuerung 20 des Hörgerätes vorgesehene, in Fig. 2 dargestellte Sender 30 gliedert sich in sieben Funktionsblöcke:

Steuerung 20

Schieberegister 21

Eingangsinterface 22

Codierer 23

Adreß- und Paritätscodierer 24

Impulsgenerator 25

Verstärker 26

Die Steuerbefehle werden durch Funktionstasten 19 oder mittels Tasten 19.1 am Sender 30 eingegeben. Das Eingangsinterface 22 liest den jeweiligen Tastendruck  $T_n$  ein, speichert ihn und verriegelt alle übrigen Funktionstasten. Durch die Signale  $T_1$  bis  $T_{12}$  gibt es den eingelesenen Befehl an den Codierer 23 und an die Steuerung 20 weiter. Das Signal START teilt der Steuerung 20 mit, daß ein Tastendruck angenommen wurden.

Wenn keine Taste 29 bzw. 19.1 mehr betätigt wird, ist das Signal START inaktiv. Die Steuerung 20 bringt dann das begonnene Wort zu Ende, so daß ein vollständiger Befehl gesendet wird und entriegelt anschließend das Eingangsinterface 22 durch ENDE. Damit wird der gespeicherte Tastendruck im Eingangsinterface gelöscht und es kann ein neuer Befehl entgegengenommen werden.

Die Tastendrücke werden gespeichert, um den Befehl auch dann in ein korrekt codiertes Signal umzusetzen, wenn während der Sendezeit die entsprechende Taste 19 bzw. 19.1 losgelassen wird. Im Codierer 23 werden aus den eingelesenen Befehlen die beiden Datenbits ( $B_3$  und  $B_4$ ) erzeugt. Bei Funktionstasten 19 bzw. 19.1, die der Betriebsart Mono entsprechen, wird auch das Adreßbit  $A_0$  (Bit  $B_0$ ) aus dem gespeicherten Tastendruck  $T_n$  generiert. Im Stereobetrieb setzt die Steuerung 20 das Adreßsignal STAO abwechselnd auf logisch Null und Eins. Der Codierer 23 erkennt diese Betriebsart durch das Signal SM (Stereo/Mono) und codiert in diesem Fall das von der Steuerung 20 kommende Signal STAO.

Der Adreß- und Paritätscodierer 24 fügt zu den bereits erzeugten Bits  $B_0$ ,  $B_3$  und  $B_4$  die Adreßbits  $A_1$  und  $A_2$  und das Paritätsbit hinzu. Dabei wird das Paritätsbit abhängig von der Schalterstellung so gesetzt, daß sich die eingestellte, d. h. eine gerade (even) oder ungerade (odd), Parität ergibt. Am Ausgang des Adreß- und Paritätscodierers 24 ist das Datenwort bereits vollständig erzeugt. Es liegt parallel an und muß in ein Signal, das dem Übertragungsprotokoll entspricht, umgewandelt werden. Dazu soll zunächst die Funktion der Steuerung 20 beschrieben werden.

Eine gedrückte Funktionstaste 19 bzw. 19.1 signalisiert das Eingangsinterface 22 der Steuerung 20 durch START. Die Steuerung 20 klassifiziert den Befehl nach der auszusendenden Signalfolge:

- Monobetrieb, Schaltfunktion, ein Wort aussenden
- Monobetrieb, Lautstärkeänderung, Senden solange Taste gedrückt wird
- Stereobetrieb, Schaltfunktion, zwei Worte aussenden
- Stereobetrieb, Lautstärkeänderung, Senden solange Taste gedrückt wird

Vor jedem gesendeten Signal setzt die Steuerung 20 das Schieberegister 21 durch das Signal RESR (Reset Schieberegister) zurück und startet es anschließend mit

STSR (Start Schieberegister 21). Dieser Vorgang wiederholt sich bei den entsprechenden Befehlen periodisch und leitet jedesmal die Ausgabe eines Wortes ein. Somit wird die Sendefrequenz der Worte vom Taktgenerator  $TW$  der Steuerung 20 bestimmt.

Das Schieberegister 21 wird so initialisiert, daß die erste Schieberegisterzelle gesetzt ist und alle anderen Zellen zurückgesetzt sind. Mit dem Signal STSR durchläuft die gesetzte Eins das Schieberegister mit der Frequenz des Taktgenerators  $TB$ . Dabei werden stets Nullen in die erste Zelle nachgeladen. Das jeweils gesetzte Schieberegister  $BV_0$  bis  $BV_5$  (bit valid) zeigt dem Impulsgenerator 25 an, welches Bit in einen Impuls umgewandelt werden soll. Der Taktgenerator  $TB$  des Schieberegisters 21 gibt somit den Zeitrahmen für ein Bit vor.

Der Impulsgenerator 25 verknüpft die Ausgänge  $BV_0$  bis  $BV_5$  des Schieberegisters 21 mit den signalen  $B_0$  bis  $B_5$  und gewinnt daraus die Triggerimpulse für die beiden monostabilen Kippstufen  $T_0$  und  $T_1$ . Bei einer logischen Null wird ein Monoflop  $T_0$  (kurzer Impuls), bei einer Eins ein Monoflop  $T_1$  (langer Impuls) angesteuert. RC-Glieder an den Monoflops bestimmen die Impulslängen.

Durch Verknüpfung der beiden Monoflops gewinnt der Impulsgenerator 25 die Signalfrequenz im Basisband. Der Trägerfrequenzgenerator  $TF$  wird damit aktiviert und gibt an seinem Ausgang die geforderte, modulierte Signalfrequenz ab. Dieses Signal  $SIG$  steuert die nachfolgende Verstärkerstufe 26 mit Rechteckimpulsen an. Die Verstärkerstufe arbeitet im Übersteuerbereich (Schaltbetrieb).

Der Transducer kann mit einem Rechtecksignal angesteuert werden, weil er ein Resonanzschwinger ist und somit als Bandpaß wirkt. Die im Steuersignal vorhandenen Oberwellen werden durch diese Eigenschaft des Ultraschallgebers 27 herausgefiltert.

Der Sender 30 kann zum größten Teil aus SSI-Standard-CMOS Bausteinen der Serie 4000 aufgebaut werden. Einige passive und aktive Bauelemente ergänzen die Schaltung. Die CMOS Bausteine finden auf einer Platine im Doppelseitenformat Platz. Auf einer zusätzlichen Platine sind die RC-Glieder zur Einstellung der Übertragungsparameter und die Verstärkerstufe untergebracht. Der Sender kann mit einer 9V-Blockbatterie versorgt werden. Dabei liegt die Stromaufnahme im Standby bei 0,5 mA und im Sendebetrieb bei 10 mA.

Der Digitalteil besteht aus kombinatorischen Schaltkreisen und asynchronen Schaltwerken. Die einzelnen Funktionseinheiten arbeiten völlig asynchron zueinander, weil jedem Schaltwerk ein zeitbestimmendes Glied zugeordnet ist. Die Impulslängen werden durch einstellbare Monoflops festgelegt. Durch den asynchronen Entwurf mit den verteilten Taktgeneratoren können die Übertragungsparameter  $T_0$ ,  $T_1$ ,  $TB$ ,  $TW$  und  $TF$  unabhängig voneinander eingestellt werden.

Der Empfänger 2 soll signale empfangen und decodieren. Dies setzt voraus, daß der Empfänger 2 gültige von ungültigen Signalen sicher unterscheiden kann. Störgeräusche sowie gestörte, schwache oder veräuschte Signale dürfen keine Fehlfunktion des Hörgerätes hervorrufen. Andererseits soll das Empfangsverfahren Störungen des Signals tolerieren, wie sie bei normaler Anwendung auftreten. Z. B. Echos, die durch Gegenstände in der Umgebung verursacht werden.

Das Empfangsverfahren soll keine feste Frequenzbeziehung zwischen gesendetem Signal und Takt des Empfängers benötigen, so daß keine Synchronisation notwendig ist. Dadurch kann im Empfänger 2 der Takt

mit relativ großen Toleranzen auf dem Empfängerchip erzeugt oder von einem einfachen, externen RC-Glied abgeleitet werden. Der Empfänger 2 ist so konzipiert, daß die Schaltung soweit wie möglich auf einen Chip integriert werden kann. Dieser chip kann auch das elektronische Potentiometer 8 enthalten. Realisiert man viele Funktionen des Empfängers digital, dann kann der Stromverbrauch erheblich reduziert werden, wenn kein Signal empfangen wird (Standby-Betrieb). Zudem lassen sich digitale Schaltungen besonders problemlos integrieren.

Am Eingang des Empfängers 2 liegt die Mikrofonspannung an. Sie repräsentiert die Schallwellen im Übertragungsbereich des Mikrofons 2. Diese Spannung muß verstärkt und zur Erzeugung von Steuersignalen müssen ihre im Tonfrequenzbereich liegenden Frequenzanteile herausgefiltert werden. Anschließend wird das Signal digitalisiert. Man erhält dadurch Einzelimpulse, von denen jeder einer Schwingung der Modulationsfrequenz entspricht.

So erhält man Pakete von Modulationsimpulsen, die je nach ihrer Anzahl entweder einem langen oder kurzen Impuls im Basisband entsprechen. Die Einzelimpulse dieser Pakete werden daher gezählt und man erhält so die Länge eines Binärimpulses (codiertes Bit). Der Empfänger 2 kann nun zwischen einer logischen 0 und 1 unterscheiden oder kann dem empfangenen Signal keinen logischen Wert zuordnen. Im letzten Fall ist ein Störsignal zu erkennen, das den Empfänger veranlaßt, die Signalerkennung abzubrechen. Ansonsten wird das erkannte und für gut befundene Bit gespeichert.

In der Fig. 3 bedeuten:

- $n$ : Anzahl der Modulationsimpulse
- $a$ : Impulsuntergrenze
- $b$ : Grenze zwischen logischer 0 und 1
- $c$ : Impulsobergrenze

Das in Fig. 3 dargestellte Toleranzschema zeigt drei Grenzen  $a$ ,  $b$  und  $c$  auf. Hat ein Signal oder Impulspaket 32 weniger als  $a$  Einzelimpulse, so wird es als zu kurz erkannt. Ein Impulspaket 33, das mehr als  $c$  Einzelimpulse beinhaltet, wird ebenfalls als ungültiges Signal erkannt. Können dagegen bei einem Binärimpuls wie in den Paketen 34 und 35 mehr als  $a$  und weniger als  $c$  Modulationsschwingungen gezählt werden, wird er als gültiger Binärimpuls angenommen. An der Grenze  $b$  wird dann zwischen der mit 34 angezeigten logischen Null und der durch 35 angezeigten logischen Eins unterschieden.

Es reicht aber nicht aus, nur die Modulationsschwingungen zu zählen. Der Empfänger 2 muß vielmehr auch Anfang und Ende eines Impulspaketes erkennen.

Nachdem der Empfänger 2 ein Impulsende erkannt hat und dem Impuls einen logischen Wert zugewiesen hat, wartet er einen Zeitraum ab, in dem Echos auftreten können. Dadurch werden mögliche Echos unterdrückt. Erst wenn die Wartezeit (Echosperre), in der Echos auftreten können, abgelaufen ist, ist der Empfänger 2 zur Aufnahme des nächsten Binärimpulses bereit.

Dieser Vorgang wiederholt sich so lange, bis alle sechs Bit eines Wortes eingelesen sind. Dann werden die Adreßbits des eingelesenen Wortes mit der am Empfänger 2 eingestellten Adresse verglichen und die Parität überprüft. Erkennt der Empfänger 2 das eingelesene Wort, dann wird die Nutzinformation decodiert und das Hörgerät angesteuert. Dann kehrt der Empfänger 2 in seinen Ausgangszustand zurück und wartet auf das nächste Datenwort.

Weil Modulationsschwingungen des Signals gezählt

werden und die Länge eines Binärimpulses nicht mit einer im Empfänger 2 erzeugten Zeit verglichen zu werden braucht, kann die Empfängertaktfrequenz in einem sehr großen Bereich schwanken. Da durch das Zählen der Modulationsimpulse das Trägerfrequenzsignal direkt analysiert wird, kann eine Demodulation entfallen.

Alle signale, die im Blockschaltbild der Fig. 4 des Empfängers 2 vorkommen und die einzelnen Funktionsblöcke untereinander verbinden, sind nachfolgend alphabetisch geordnet aufgelistet und ihre Funktion kurz erklärt.

**A1, A2**: Feste Adressen des Empfängers 2 (Adreßbit 1, 2). Sie können an einem Chip durch Beschaltung mit  $V_{DD}$  bzw.  $V_{SS}$  oder durch Fuseable-Links eingestellt werden.

**BC**: Ausgang des Bitzählers 55 (Bitcounter). Dieses Signal wird high, wenn der Bitzähler 55 auf sechs steht. Es zeigt dem Steuerwerk 43 an, daß alle Bits eines Wortes eingelesen wurden.

**B0 bis B5**: Die Bits 0 bis 5 stellen den Inhalt des Schieberegisters 48 dar. Wurde ein empfangenes Wort vollständig eingelesen, so repräsentieren sie dessen Informationsgehalt.

**CEN**: Clock enable aktiviert den Taktgenerator 52, wenn  $\overline{SIN}$  anliegt oder das Monoflop 46 getriggert ist.

**CK1..CK4**: Vorbereitungseingänge der JK-Flipflops im CJ1..CJ4 Werkregister 54. Die Steuerwerk kombinatorik 53 verknüpft die zur Ablaufsteuerung relevanten Daten und gibt das Ergebnis an die Vorbereitungseingänge der Flip-Flops.

**CQ1..CQ4**: Q-Ausgänge der Flipflops im Steuerwerkregister 54 (Control-Q-Output 1..4).

**CS0 bis CS15**: Controlstate 0 ... 15; decodierter Steuerwerkzustand; diese Signale repräsentieren den logischen Zustand des Steuerwerkes 43. Sie steuern die einzelnen Funktionsblöcke und kontrollieren somit den Funktionsablauf im Digitalteil 41.

**DIN**: Data Input; Ergebnis der Demodulation eines Binärimpulses. Dieses Bit wird durch das Schieberegister 48 eingelesen; vorausgesetzt, dem Impuls konnte ein logischer Wert zugewiesen werden.

**DS, DSI**: Data Strobe, Data Strobe Inverted; Flagsignal zur Ablaufsteuerung.

**D0 bis D3**: Databit 0 bis Databit 3; decodierte Datenbits eines eingelesenen Befehls. Sie sind in Verbindung mit dem Datastrobesignal STB gültig. Als Ausgangssignale des Empfängers 2 steuern sie das Hörgerät.

**FS**: False Signal zeigt dem Steuerwerk 43 an, daß ein Stand des Modulationszählers 47 nicht als gültiges Bit erkannt wurde. Dieses Signal ist immer aktiv, wenn der Stand des Zählers zu hoch oder zu niedrig ist.

**LR**: Feste Adresse (Links/Rechts, Adreßbit 0) des Empfängers 2 bildet mit A1 und A2 die komplette Adresse des Empfängers 2.

**MPIN**: Modulationsimpuls-Input; pro Modulationsschwingung wird ein Impuls synchron zum Takt des Empfängers 2 mit der Länge einer Taktperiode erzeugt. Diese Impulse inkrementieren den Modulationszähler 47.

**SC**: Signal Count wird immer aktiviert, wenn ein Ultraschallsignal empfangen wird. Mit diesem Signal wird Beginn und Ende eines Binär-Impulses festgestellt. Es bestimmt dadurch den Zeitraum, in dem Modulationsimpulse für einen Binärimpuls gezählt werden.

**SIN**: Signal In ist das binäre Signal vom Analogteil 40 und stellt das Eingangssignal für den Digitalteil 41 dar. Die Länge der Impulse hängt von der Amplitude und Frequenz des empfangenen Signals ab.



SM : Set Monoflop 46 setzt das Monoflop mit jedem Eingangsimpuls (SIN).

STB : Der Strobe erklärt die Datenbits D0 bis D3 am Ausgang des Empfängers 2 für gültig.

TD, TDI : Time Delay, Time Delay inverted ist ein Flaggsignal zur Ablaufsteuerung und zeigt dem Steuerwerk 43 an, daß die Echosperrung ausgeführt wurde.

70 bis 73 : Die Ausgänge 70 bis 73 des Timers 56 informieren das Steuerwerk 43 über den Ablauf von Zeiten (z. B. Dauer der Echosperrung).

WOK : Word o.k. meldet dem Steuerwerk 43, daß ein empfangenes Wort gültig ist. Die Adresse des eingelesenen Befehls stimmt mit der des Empfängers 2 überein und das Datenwort hat eine ungerade Parität.

Der Empfänger gliedert sich in drei Funktionsgruppen:

- Analogteil 40
- Digitalteil 41 mit Funktionsschaltwerk 42 und Steuerwerk 43

Der Analogteil 40 verstärkt in einem Mikrofon 3 aufgenommene Signale und filtert die Tonfrequenzanteile des Spektrums heraus. Das verbleibende Signal entweicht dem vom Mikrofon 3 empfangenen Ultraschall-Steuersignal und wird durch einen Schmitt-Trigger 44 in ein binäres, anisochrones Signal SIN umgewandelt. Pro Modulationsschwingung entsteht so ein digitaler Impuls, dessen Länge von Amplitude und Frequenz des empfangenen Signals abhängt, wenn man Verstärkung und Triggerschwelle als konstant voraussetzt. Der Analogteil 40 arbeitet völlig unabhängig vom Digitalteil 41 und steuert ihn mit dem Signal SIN an.

Der Digitalteil 41 gliedert sich in zwei Funktionsgruppen:

- Das Funktionsschaltwerk 42 verarbeitet das Signal SIN und führt somit die Auswertung und Verarbeitung des empfangenen Signals durch.
- Das Steuerwerk 43 gibt den zeitlichen und funktionalen Ablauf der Signalerkennung vor.

Das Funktionsschaltwerk 42 weist sechs Funktionsblöcke auf:

- Impulsformer 45
- Monoflop 46
- Modulationszähler 47
- Schieberegister 48
- Adreß- und Paritätskomparator 49
- Datendecoder 50

Der Impulsformer 45 erzeugt aus dem Signal SIN taktssynchrone Einzelimpulse von der Länge einer Periodendauer. Diese Impulse MPIN zählt der Modulationszähler 47. Außerdem erzeugt der Impulsformer 45 das Signal SM zum Triggern des Monoflops 46. Wie später noch ausführlich gezeigt wird, arbeitet der Impulsformer 45 dabei als eine Monoflopstufe.

Das Monoflop 46 erkennt Anfang und Ende der Impulspakete (Binärimpulse). Es ist als synchrones Schaltwerk aufgebaut und ist retriggerbar. Der erste Modulationsimpuls eines Impulspaketes lädt das Monoflop 46 und alle nachfolgenden Impulse retriggern es. Das Ausgangssignal CS zeigt der Steuerung, daß ein Impulspaket anliegt und deshalb Modulationsimpulse gezählt werden müssen. Die Impulsbreite des Monoflops 46 ist dabei größer als die Periodendauer des Trägerfrequenzsignals. Dadurch ist sichergestellt, daß ein Impulspaket auch dann als ganzes erkannt wird, wenn einige Modulationsschwingungen beispielsweise durch Interferenzen ausgelöscht werden. Fällt das Monoflop 46 in den stabilen Zustand zurück, weil während seiner Impulsbreite keine Signale ankommen, ist das Ende eines Im-

pulspaketes erkannt (CS=0).

Außerdem aktiviert das Monoflop 46 mit dem Signal CEN den Systemtakt. Der Taktgenerator des aus 42 und 43 bestehenden Digitalteils 41 wird nämlich angehalten, wenn ein Befehl vollständig ausgewertet ist und kein weiteres Signal empfangen wird. Dadurch wird der Stromverbrauch im Standby bei der verwendeten CMOS-Schaltungstechnik erheblich reduziert. Im Standby nimmt praktisch nur der Analogteil 40 Strom auf. Wie schon öfter erwähnt, zählt der Modulationszähler 47 die einzelnen Schwingungen eines Binärimpulses. Wird der Zählvorgang beendet, dann liefert der Modulationszähler 47 zwei Signale: SF zeigt der Steuerung, daß der empfangene Burst nicht identifiziert werden konnte (SF=1) oder der Zählerstand einen gültigen Binärimpuls repräsentiert. Im letzten Fall ist das Signal DIN gültig. Der Modulationszähler 47 wird durch die Steuerwerkzustände CS1 und CS9 zurückgesetzt und zählt im Zustand CS2 die Impulse MPIN.

Die vom Modulationszähler 47 erkannten Bits (Signal DIN) werden in das Schieberegister 48 eingelesen. Mit jedem eingelesenen Bit wird dabei der gesamte Inhalt des Schieberegisters 48 um eine Stelle weitergeschoben. Nachdem alle Bits eines Datenwortes verarbeitet wurden, repräsentiert das Schieberegister 48 dessen Informationsgehalt. Das Schieberegister 48 wird im Zustand CS1 zurückgesetzt und mit CS3 getaktet.

Der Adreß- und Paritätskomparator 49 prüft den gesamten Inhalt des Schieberegisters 48 auf ungerade Parität und vergleicht die empfangene Adresse (B0 bis B2) mit der am Empfänger eingestellten Adresse. Fallen beide Tests positiv aus, wird das Signal WOK aktiviert.

Das Steuerwerk 43 besteht ebenfalls aus sechs Funktionsblöcken:

- Flags 51
- Taktgenerator 52
- Steuerwerkkombinatorik 53
- Steuerwerkregister 54
- Bitzähler 55
- Timer 56

Die Flags 51 dienen zur korrekten Abarbeitung der Steuerwerksequenzen. Sie werden vom Steuerwerkregister 54 gesetzt und zurückgesetzt und von der Steuerwerkkombinatorik 53 ausgelesen.

Der Taktgenerator 52 erzeugt den Systemtakt des Empfängers 2. Der Empfänger 2 ist als synchrones Schaltwerk aufgebaut, so daß alle Signal- und Zustandsänderungen im Digitalteil 41 synchron zu diesem Takt erfolgen.

Die Steuerwerkkombinatorik 53 verarbeitet alle zum Funktionsablauf des Empfängers nötigen Signale. Diese können vom Funktionsschaltwerk erzeugt werden, Zustände des Steuerwerks 53 repräsentieren oder Signale aus anderen Funktionsblöcken des Steuerwerks 3 sein. Die Steuerwerkkombinatorik 3 versorgt die Vorbereitungseingänge der Flipflops im Steuerwerkregister 54.

Das Steuerwerkregister 54 speichert den aktuellen Betriebszustand, in dem sich der Empfänger 2 befindet. Der Zustand wird codiert durch die Signale CQ1 bis CQ4 und decodiert durch die Signale CS0 bis CS15 dargestellt.

Der Bitzähler 55 zählt die pro Wort als richtig erkannten Impulspakete. Er wird parallel zum Schieberegister 48 zurückgesetzt (CS1) und er wird inkrementiert, wenn in das Schieberegister 48 ein Bit geladen wird. Wurde der Bitzähler 55 sechsmal inkrementiert, was bedeutet, daß ein Wort vollständig eingelesen wurde, so wird das Signal BC aktiviert.



Der Timer 56 erzeugt Zeiten für den zeitlich richtigen Ablauf der Signalerkennung. Er wird vom Steuerwerkregister 54 verwaltet und gibt seine Ausgangssignale an die Steuerwerkkombinatorik 53 weiter.

Der Analogteil 40 verstärkt und filtert das Mikrofonsignal und digitalisiert das gewonnene Signal durch einen Schmitt-Trigger 44 in das anisochrone Ausgangssignal SIN. Der Analogteil 40 setzt sich aus mehreren Filterstufen 65, 66 und 67 sowie Verstärkerstufen 68 und 69 zusammen. Die drei Filterstufen 65 bis 67 sind so dimensioniert, daß sie zusammen ein Tschebyscheff-Hochpaßfilter fünfter Ordnung mit 3 dB Welligkeit im Durchlaßbereich bilden. In der Regel ist lediglich eine Hochpaßfilterung notwendig, da bei Kleinhörgeräten das verwendete Mikrofon 4 schon als Tiefpaß wirkt. Die erste Filterstufe 65 dieses Hochpasses ist ein Filter erster Ordnung und verhindert die Übersteuerung einer ersten Verstärkerstufe 68 durch hohe Amplituden tieffrequenter Signale. Die erste Verstärkerstufe 68 verstärkt das gefilterte Signal konstant um 32 dB, um den folgenden Filterstufen 65 bis 67 eine ausreichende Signalamplitude zur Verfügung zu stellen.

Die beiden folgenden Filterstufen 65 bis 67 sind als aktive RC-Filter mit der inneren Verstärkung null aufgebaut.

Die Verstärkung der zweiten Verstärkerstufe 69 läßt sich zwischen 21 dB und 35 dB einstellen. Dadurch kann die optimale Verstärkung zur Ansteuerung des Schmitt-Triggers 44 experimentell ermittelt werden.

Der Schnitt-Trigger 44 arbeitet mit festen ein- und Ausschaltpegeln und liefert das Ausgangssignal SIN.

Das vom Analogteil 40 erzeugte Signal SIN wird vom Digitalteil 41 verarbeitet. Der Digitalteil 41 analysiert also direkt das modulierte Signal, so daß eine Demodulation im herkömmlichen Sinn entfallen kann. Der Digitalteil 41 muß erkennen, ob ein empfangenes Signal einer ausgesendeten Signalfolge entspricht und steuert gegebenenfalls das Hörgerät an.

Das in Fig. 5 dargestellte Zustandsdiagramm des Empfängers 2 dient als Grundlage zum Entwurf der Steuerwerkkombinatorik 53. Mit Zustandsdiagrammen lassen sich synchrone Prozesse, und damit auch synchrone Schaltwerke, sehr gut modellieren. Da sich in ihm der zeitliche und funktionale Ablauf der Signalerkennung widerspiegelt, soll das Zustandsdiagramm getrennt beschrieben werden. Dadurch wird auch das Zusammenspiel der einzelnen Funktionsblöcke 45 bis 54 untereinander transparent und die Signalerkennung wird konkretisiert.

Nach Anlegen der Versorgungsspannung bringt der Power-on-Reset den Empfänger 2 in den Zustand CS0. Jetzt befindet sich der Empfänger 2 in Standby und wartet auf ein Eingangssignal SIN. Der Systemtakt des Empfängers 2 ist dabei abgeschaltet. In diesem Zustand verbraucht der Digitalteil 41 bei Verwendung von CMOS-Technik praktisch keinen Strom. Wenn kein Ultraschallsignal empfangen wird, was im größten Teil der Betriebszeit der Fall ist, verbraucht nur der Analogteil 40 in nennenswertem Umfang Strom. Liegt ein Eingangssignal SIN an, aktiviert das Monoflop 46 den Taktgenerator 52 und bringt den Empfänger durch das Signal SC in den Zustand CS1. Dieser Zustand setzt Modulationszähler 47 und Bitzähler 55 sowie die beiden Flags 51 DS und TD zurück. Damit ist der Empfänger 2 auf die Auswertung eines Datenwortes vorbereitet. Das Steuerwerk 43 schaltet nun nach CS2. In diesem Zustand werden so lange Modulationsimpulse gezählt, wie das Monoflop 46 eingeschaltet ist (SC = 1).

Fällt das Monoflop 46 zurück, dann springt der Empfänger 2, abhängig vom Stand des Modulationszählers 47, in den Zustand CS3 oder CS4. Kann dem Stand des Modulationszählers 47 ein logischer Wert zugewiesen werden (FS = 0), so wird CS 3 gewählt. Zum Zustand CS3 wird das erkannte Datenbit in das Schieberegister 48 geschoben und der Bitzähler 55 wird inkrementiert. Danach schaltet das Steuerwerk 43 nach dem Zustand CS4.

Wurde dagegen ein zu kurzes oder zu langes Signal empfangen (FS = 1), wird direkt nach CS4 gegangen. Da ein falsches Signal empfangen wurde, bricht der Empfänger 2 die Signalerkennung ab. Nach CS4, wo der Timer 56 zurückgesetzt wird, begibt sich das Steuerwerk 43 in den Zustand CS7 (FS = 1). Hier wird die Zeit T2 abgewartet und der Empfänger 2 geht anschließend in CS0 und versucht beim nächsten Signal ein Datenwort zu erkennen.

Konnte dagegen ein Bit identifiziert werden, wird der Empfang fortgesetzt. Solange nicht alle sechs Bit eines Datenwortes eingelesen sind (BC = 0), wird der Empfang des nächsten Bits vorbereitet. Dazu wird die Verzögerungszeit T0 im Zustand CS5 abgewartet, in der Echos vom empfangenen Signal zu erwarten sind. Diese Zeitverzögerung wirkt somit als Echosperrre. Im Zustand CS5 wird das Flag TD gesetzt. Nach Ablauf der Echosperrre kehrt das Steuerwerk 43 in CS4 zurück, wo der Timer 56 erneut rückgesetzt wird. Da jetzt das Flag TD gesetzt ist (TD FS BC = 1) schaltet das Steuerwerk 43 in den Zustand CS6. Hier wartet der Empfänger 2 die Zeit T1 ab, in der er einen weiteren Binärimpuls des Sendesignals erwartet.

Trifft kein Signal SIN während der Zeit T1 ein, so bricht der Empfänger 2 die Signalerkennung ab und kehrt in Standby (CS0) zurück.

Trifft dagegen während der Wartezeit T1 ein neues Signal SIN ein, dann schaltet das Steuerwerk 43, aktiviert durch SC, nach CS9. In CS9 wird der Modulationszähler 47 und das TD-Flag zurückgesetzt. Damit ist der Empfänger 2 auf die Decodierung eines weiteren Bits vorbereitet und das Steuerwerk 43 springt in den Zustand CS2. Jetzt analysiert der Empfänger 2, wie oben beschrieben, erneut einen Binärimpuls. Dieser Vorgang wiederholt sich so lange, bis alle sechs Bits eines Datenwortes eingelesen sind.

Wurde das Wort vollständig eingelesen, dann befindet sich das Steuerwerk 43 in CS4 und der Bitzähler 55 hat seinen Maximalwert erreicht (Signal BC = 1). Nun wird, abhängig vom Ergebnis des Adreß- und Paritätsvergleichs in 49, der Zustand CS7 oder CS8 angelaufen. Ist das Ergebnis des Vergleichs negativ, dann wird direkt nach CS7 gesprungen. Nach der Verzögerungszeit T2 kehrt der Empfänger 2 danach in Standby zurück.

Ist dagegen WOK high, werden die empfangenen Daten in der Schleife über Zustand CS8 an das Hörgerät übergeben. Die Zeitdauer der Übergabe wird dabei durch T3 festgelegt. In Zustand CS8 wird das Flag DS gesetzt und das Steuerwerk 43 begibt sich nach Ablauf der Übergabezeit T3 nach CS4. Durch das gesetzte Flag DS wird BC · DS wahr und der Empfänger 2 befindet sich nach der Verzögerungszeit T2 (CS7) wieder bei CS0 im Standby. Damit ist der Empfang eines Datenwortes abgeschlossen.

Der Systemtakt ist nun abgeschaltet und der Empfänger 2 wartet auf ein neues Eingangssignal.

Das Funktionsschaltwerk 42 besteht aus den sechs Funktionsblöcken:

— Impulsformer 45

- Monoflop 46
- Modulationszähler 47
- Schieberegister 48
- Adreß- und Paritätskomparator 49
- Datendecoder 50

Der Impulsformer 45 wandelt die anisochronen Modulationsimpulse SIN vom Schmitt-Trigger 44 in zwei Signale um:

— Pro Modulationsimpuls wird ein taktsynchroner Einzelimpuls von der Länge einer Taktperiode erzeugt. Diese Impulse MPIN werden vom Modulationszähler 47 gezählt.

— Die Modulationsimpulse werden durch den Impulsformer 45 um mindestens eine Taktperiode verlängert. Dieses Signal SM triggert das Monoflop.

Der Impulsformer 45 arbeitet unabhängig vom Steuerwerk 43. Seine Flipflops werden durch den Power-on-Reset (RESET) zurückgesetzt und vom Systemtakt CLK getaktet. Der Impulsformer 45 wird nur von SIN angesteuert und verarbeitet alle Einzelimpulse unabhängig von ihrer Länge gleich. Dabei werden auch sehr kurze Impulse erfaßt. Das Flipflop 1 wird von SIN asynchron gesetzt und bleibt high, solange SIN anliegt. Wird SIN low, dann wird mit der nächsten Taktflanke eine Null in das Flip-flop 1 nachgeladen. Bei langen Eingangsimpulsen bleibt das Flipflop 2 high; bei kurzen Impulsen wird es high. In der folgenden Taktperiode ist die UND-Verknüpfung für MPIN wahr und der taktsynchrone Einzelimpuls wird erzeugt. Während dieser Zeit darf allerdings kein weiterer Impuls SIN eintreffen. Die ODER-Verknüpfung SM ist immer dann high, wenn mindestens ein Flipflop gesetzt ist. Damit werden die Eingangsimpulse um ein bis zwei Taktperioden verlängert.

Das Monoflop 46 meldet der Steuerung den Anfang und das Ende von Impulspaketen durch das Signal SC. Mit dem Signal CEN aktiviert es den Systemtakt.

Das Monoflop 46 arbeitet wie der Impulsformer 45 unabhängig vom Steuerwerk 43 und wird durch das Signal SM getriggert. Mit dem Power-on-Reset (RESET) wird das Monoflop 46 zurückgesetzt.

Durch die ODER-Verknüpfung von SIN und SC ist gewährleistet, daß der Systemtakt unabhängig von der Länge und zeitlichen Lage des Eingangsimpulses SIN sicher gestartet wird.

Dieses synchrone, nachtriggerbare Monoflop 46 wurde aus einer Schieberegisterschaltung entwickelt. Die einzelnen Flipflops werden durch das signal SM über die ODER-Gatter parallel gesetzt und genauso nachgetriggert. Wie im vorherigen Abschnitt beim Impulsformer 45 beschrieben, sind die Eingangsimpulse SM stets länger als eine Taktperiode, so daß mit der steigenden Flanke des Taktes CLK das Signal SM immer in das Monoflop 46 geladen werden kann. Ist das Signal SM über mehrere Taktperioden low, so wird das Schieberegister 44 von links nach rechts mit jeder steigenden Taktflanke um eine Speicherzelle entleert. Die Einschaltdauer, nach der das Monoflop 46 zurückfällt, ist durch den Codierschalter DILS zwischen 3 und 7 Taktperioden einstellbar.

Die Funktion des Monoflops 46 ist auch im Zeitdiagramm der Fig. 6 dargestellt. Deutlich ist bei dieser Darstellung die einstellbare Einschaltdauer und die Auswirkung von Signalpausen auf das Ausgangssignal erkennbar. Die einschaltdauer des Monoflops 46 kann dabei so eingestellt werden, daß bis zu zwei fehlende Modulationsschwingungen eines Impulspaketes überbrückt werden. Die optimale Einschaltzeit des Monoflops kann

somit ermittelt werden. Dieses synchrone Monoflop 46 könnte auch eine Zählerschaltung sein. Im Sender 30 wäre dann jedoch ein Decoder zur Einstellung der einschaltzeit nötig und die Schaltung wäre nicht so transparent wie die benutzte Schieberegistervariante.

Der Modulationszähler 47 zählt die Impulse MPIN, von denen jeder eine Modulationsschwingung repräsentiert. Aufgrund des Zählergebnisses unterscheidet er zwischen gültigen und ungültigen Binärimpulsen und der logischen Null und Eins. Der Modulationszähler 47 wird durch RESET, CS1 und CS9 zurückgesetzt und wird mit jedem Rücksetzen auf das Zählen von Modulationsschwingungen eines Binärimpulses vorbereitet.

Der Modulationszähler 47 gliedert sich in zwei Teilschaltungen:

— Zählwerk 47.1

— Decoder 47.2

Das Zählwerk 47.1 besteht aus drei hintereinander geschalteten Teilzählern. Der erste Teilzähler zählt die Impulse MPIN und die folgenden Teilzähler zählen den Überlauf des jeweils vorherigen. Jeder Teilzähler zählt bis  $2^4 - 1$ , so daß der Modulationszähler 47 insgesamt bis  $2^{12} - 1$  zählen kann. Der Zähler zählt im Zustand CS2 und wird durch den Systemtakt CLK getaktet.

Alle Teilzähler sind gleich aufgebaut. Lediglich die letzte Stufe hat keine Überlauflogik. Die Teilzähler sind als synchrone Zähler mit JK-Flipflops, die als T-Flipflops geschaltet sind, aufgebaut. Die Vorbereitungseingänge eines Flipflops werden dann high, wenn alle vorherigen Flipflop-Ausgänge und der Eingang des Teilzählers auf high sind. Das entsprechende Flipflop kippt dann mit der nächsten steigenden Taktflanke. Der Überlauf eines Teilzählers wird dann high, wenn alle Flipflop-Ausgänge des Teilzählers und das Eingangssignal high sind. Mit der nächsten steigenden Flanke von CLK werden alle Flip-flops des Teilzählers low und der folgende Teilzähler zählt den Übertrag. Der Übertrag wird durch eine UND-Verknüpfung, auf die das De-Morgan-Theorem einmal angewendet wurde, realisiert.

Die zweite Teilschaltung des Modulationszählers 47, der Decoder 47.2, decodiert den Zählerstand. Dies ist notwendig, um die Länge des empfangenen Impulspaketes festzustellen.

Die Ausgänge der Flipflops können dabei beliebig auf die drei UND-Gatter des Decoders 47.2 geschaltet werden. Somit können die Grenzen zur Signalerkennung beliebig geändert werden. Die RS-Flipflops registrieren einen durchlaufenen Zählerstand.

Es kann ein integrierter Schaltkreis vorgesehen sein, der die Untergrenze eines gültigen Binärimpulses decodiert und ein solcher für die Obergrenze. Die ODER-Verknüpfung der beiden dazugehörigen Flipflops ergibt das Signal FS (False Signal). FS zeigt an, daß das empfangene Impulspaket entweder zu kurz oder zu lang ist. Der Ausgang eines weiteren Flipflops (Signal DIN) entscheidet, ob dem empfangenen Impulspaket eine Null oder eine Eins zugeordnet wird. Das Signal DIN wird nur dann ausgewertet, wenn  $FS = 0$  gilt (s. Zustandsdiagramm). Der Zählerstand muß dabei nicht vollständig decodiert werden, da wiederholtes Triggern eines RS Flipflops seinen Zustand nicht mehr verändert.

In der im Stromlaufplan gezeichneten Konfiguration werden alle Impulspakete mit weniger als 63 Modulationsschwingungen als zu kurz und alle Impulspakete mit mehr als 312 Modulationsschwingungen als zu lang klassifiziert. Alle Binärimpulse zwischen 63 und 187 Modulationsschwingungen werden als logische Null und alle Binärimpulse zwischen 188 und 312 Modulations-

schwingungen werden als logische Eins erkannt.

Das Schieberegister 48 dient als Zwischenspeicher für die eingelesenen Bits.

Es wird durch den Power-on-Reset (RESET) oder durch CS1 zurückgesetzt. Das vom Modulationszähler 47 erkannte Bit (Signal DIN) wird mit der positiven Flanke von CS3 in das Schieberegister 48 eingelesen. Der gesamte Inhalt des Schieberegisters 48 wird dabei, bedingt durch die synchrone Taktflanke, um eine Stelle nach links geschoben. Hat der Empfänger 2 sechsmal hintereinander ein Bit in das Schieberegister 48 eingelesen, so ist der Informationsgehalt eines Datenwortes gespeichert.

Der Adreß- und Paritätskomparator 49 und der Datendecoder 50 lesen das Schieberegister 48 parallel aus (Signale B0 bis B5).

Der Adreß- und Paritätskomparator 49 vergleicht die am Empfänger 2 eingestellte Adresse mit der des empfangenen Datenwortes. Die logische Verknüpfung hierzu lautet:

$$Y_A = (A_0 \odot B_0) \cdot (A_1 \odot B_1) \cdot (A_2 \odot B_2)$$

( $\odot$ : Äquivalenz-Verknüpfung)

Diese Gleichung läßt sich durch Anwendung des De-Morgan-Theorems umwandeln:

$$Y_A = \overline{(A_0 \oplus B_0) \vee (A_1 \oplus B_1) \vee (A_2 \oplus B_2)}$$

( $\oplus$ : Antivalenz- (EXOR-) Verknüpfung)

Die Paritätsprüfung erfolgt durch EXOR-Verknüpfung aller Ausgänge B0 bis B5 des Schieberegisters 48. Für den Paritätsvergleich gilt folgende Verknüpfung:

$$Y_P = B_0 \oplus B_1 \oplus B_2 \oplus B_3 \oplus B_4 \oplus B_5$$

$Y_P$  wird für ungerade Parität Eins und für gerade Parität Null. Die Reihenfolge (Klammerung), in der die Einzelverknüpfungen durchgeführt werden, ist dabei unerheblich. Die UND-Verknüpfung von  $Y_A$  und  $Y_P$  liefert das Ausgangssignal WOK des Adreß- und Paritätskomparators 49.

Der Datendecoder 50 decodiert die Datenbits B3 und B4 des Schieberegisters 48. Dabei sind folgende logische Verknüpfungen durchzuführen:

$$D_0 = \overline{B_3} \cdot \overline{B_4} = \overline{B_3 \vee B_4}$$

$$D_1 = B_3 \cdot \overline{B_4} = \overline{B_3 \vee B_4}$$

$$D_2 = \overline{B_3} \cdot B_4 = \overline{B_3 \vee B_4}$$

$$D_3 = B_3 \cdot B_4 = \overline{B_3 \vee B_4}$$

Der Datendecoder 50 gibt das Ergebnis der Verknüpfung an das Hörgerät weiter. Die decodierten Daten sind nur in Verbindung mit dem Datenstrobe STB gültig. Das Signal STB ist dabei der Steuerwerkzustand CS8, in dem die Datenübergabe durchgeführt wird.

Durch das Steuerwerk 43 wird der zeitliche und funktionale Ablauf der Signalerkennung, wie er durch das Zustandsdiagramm vorgegeben ist, realisiert. Dazu sind folgende Funktionsblöcke vorhanden:

- Taktgenerator 52
- Flags 51
- Bitzähler 55
- Timer 56
- Steuerwerkkombinatorik 53
- Steuerwerkregister 54

Der Taktgenerator 52 erzeugt den Systemtakt für den Empfänger. Die beiden Ausgangssignale CLK sind iden-

tisch. Ein Inverter versorgt das Funktionsschaltwerk 42 und einen weiteren Inverter versorgt das Steuerwerk 43 mit dem Takt CLK.

Der Digitalteil 41 des Empfängers 2 ist vollständig als synchrones Schaltwerk aufgebaut, so daß alle Änderungen von Signalzuständen synchron zur steigenden Flanke von CLK erfolgen. Eine Ausnahme bilden die vom Signal SIN angesteuerten Funktionsblöcke Impulsformer 45 und Monoflop 46. Diese Baugruppen synchronisieren das Eingangssignal SIN.

Der Taktgenerator 52 besteht aus einer Enable-Logik und einem Multivibrator. Die Enable-Logik ist eine ODER-Verknüpfung der nicht decodierten Steuerwerkzustände CQ1 bis CQ4 und des Clock-Enable-Signals CEN. Liegt kein Eingangssignal an ( $CEN = 0$ ) und befindet sich der Empfänger im Standby ( $CS = 0$ ), dann ist die ODER-Verknüpfung nicht erfüllt. Der Multivibrator ist angehalten, weil die NAND-Verknüpfung von einem dafür vorgesehenen Gatter nicht erfüllt werden kann. Wird ein Signal empfangen, so wird CEN high und der Taktgenerator 52 kann starten. Durch die Weiterverarbeitung von SIN schaltet das Steuerwerk 43 mit der nächsten steigenden Taktflanke in den Zustand CS1. Jetzt bleibt der Taktgenerator 52 so lange aktiv, bis der Steuerwerkzustand wieder CS0 ist und kein Signal SIN anliegt. Damit läuft der Taktgenerator 52 so lange, bis die Signalerkennung abgeschlossen ist und der Empfänger 2 sich wieder im Standby befindet. Somit ist im Standby der Systemtakt abgeschaltet und der Stromverbrauch wird bei Verwendung einer CMOS-Schaltechtechnik stark reduziert.

Der Multivibrator besteht aus zwei Inverterschaltungen, die über ein RC-Glied zurückgekoppelt sind. Dieses RC-Glied befindet sich zwischen zwei Gatterausgängen, die sich immer im entgegengesetzten Zustand befinden. Der Kondensator wird bis zur halben Betriebsspannung gelagert. Dann wandert das erste Gatter in den Knick seiner Übertragungskennlinie und steuert das zweite Gatter an. Durch diese Ansteuerung entsteht eine positive Rückkopplung. Beide Gatter wechseln ihren Zustand, der Kondensator wird in die andere Richtung aufgeladen und der Vorgang wiederholt sich. Für die Kennfrequenz des Multivibrators ergibt sich  $f_{CLK} = (2 \cdot R \cdot C)^{-1}$ .

Die Flags 51 ermöglichen die korrekte Abarbeitung von Sequenzen des Steuerwerks, bei denen ein Zustand mehrfach belegt wird. Das Time-Delay-Flag TD ist für die Schleife der Echosperrung CS4-CS5-CS4-CS6 zuständig. Ist TD zurückgesetzt, so springt der Empfänger von CS4 nach CS5, wenn  $\overline{BC} \cdot \overline{FS}$  gilt. Nachdem das Flag TD in CS5 gesetzt wurde, steuert der Empfänger von CS4 nach CS5. Das TD-Flag wird durch RESET, CS1 und CS9 zurückgesetzt. Mit Hilfe des Data-Strobe-Flags DS kann die Schleife CS4-CS8-CS4-CS7 zur Datenübergabe durchlaufen werden. Nachdem ein Datenwort vollständig und richtig empfangen wurde, gilt  $\overline{BC} \cdot \overline{WOK} \cdot \overline{FS} \cdot \overline{DSI}$  und das Steuerwerk wechselt von CS4 nach CS8. Das Flag wird in CS8 gesetzt und nach der Datenübergabezeit T3 springt das Steuerwerk von CS4 nach CS7. Damit wurden die gültigen Daten an das Hörgerät übergeben. Das DS-Flag wird durch RESET und in CS1 zurückgesetzt.

Der Bitzähler 55 zählt die Bits eines empfangenen Datenwortes. Da ein Datenwort sechs Bit lang ist, wird das Ausgangssignal BC high, wenn der Bitzähler 55 auf sechs steht.

Der Bitzähler 55 wird dann inkrementiert, wenn der Empfänger 2 ein gültiges Bit erkannt hat. Er zählt also

die Durchläufe vom Zustand CS3, in denen ein Datenbit in das Schieberegister 48 geladen wird. Dabei wird der Bitzähler mit CLK getaktet. Er wird durch RESET oder durch CS1 zurückgesetzt.

Der Bitzähler 55 ist als Dualzähler aus JK-Flipflops, die als T-Flipflops geschaltet sind, aufgebaut. Ein Flipflop kippt immer dann, wenn alle vorhergehenden Flipflops und das Eingangssignal CS3 high sind.

Die Ausgänge zweiter höherwertigen Flipflops "2<sup>n</sup>" und "2<sup>n+1</sup>" liefern durch die UND-Verknüpfung das Ausgangssignal BC.

Der Timer 56 erzeugt vier Zeiten zur Ablaufsteuerung der Signalerkennung. Diese vier unterschiedlichen Zeiten sind:

- T0 : Echosperrzeit in CS5
- T1 : Wartezeit in CS6
- T2 : Verzögerungszeit in CS7
- T3 : Datenübergabezeit in CS8

Der Timer 56 besteht aus einem Zählwerk 56.1 und einem Decoder 56.2. Der Timer 56 zählt die Taktpulse CLK in den Zuständen CS5, CS6, CS7 und CS8, bis der entsprechende Zählerstand erreicht ist. Die vom Timer 56 erzeugten Zeiten sind also vom Systemtakt CLK abgeleitet. Der Timer 56 wird durch den Power-on-Reset (RESET) oder durch CS4 zurückgesetzt.

Das Zählwerk 56.1 besteht aus drei, als Dualzähler aufgebauten Teilzählern. Da es genauso aufgebaut ist wie das Zählwerk des Modulationszählers 47, muß seine Funktion nicht mehr erläutert werden. Der Decoder 56.2 unterscheidet sich jedoch von dem des Modulationszählers 47. Für jedes Zeitintervall T0 bis T3 verknüpft ein UND-Gatter mit vier Eingängen einen beliebigen Zählerstand. Der Zählerstand muß dabei nicht gespeichert werden, da das Steuerwerk 43 sofort nach Erreichen der Zeitgrenze seinen Zustand wechselt. Da der Systemtakt, abgeleitet von einem einfachen RC-Glied, großen Toleranzen unterworfen ist, kann eine Decodierung mit vier Flipflop-Ausgängen als ausreichend genau angesehen werden.

Im Stromlaufplan und bei einer Taktfrequenz  $f_{CLK} = 80 \text{ kHz}$  ergeben sich folgende Zeiten:

- T0 = 5 ms
- T1 = 25,6 ms
- T2 = 16,8 ms
- T3 = 16,8 ms

Die Steuerwerk kombinatorik 53 verknüpft die Signale aus dem Blockschaltbild zur Ansteuerung des Steuerwerkregisters 54. Dazu sind vier Flipflops vorgesehen, die durch Signale CJ und CK angesteuert werden.

Durch Spikes oder Störungen kann das Steuerwerk 43 möglicherweise in einen undefinierten Zustand gelangen. Um Deadlocks zu vermeiden, wenn sich das Steuerwerk 43 in einem undefinierten Zustand befindet, wird im letzten Flipflop die Kombinatorik 53 für alle undefinierten Zustände zurückgesetzt. Dadurch gelangt das Steuerwerk 43 wieder in einen der definierten Zustände CS2 bis CS7.

Das Steuerwerkregister 54 speichert den Steuerwerkzustand und damit den Betriebszustand des Empfängers. Das Steuerwerkregister 54 gibt den Zustand codiert durch die Signale CQ1 bis CQ4 und decodiert durch die Signale CS0 bis CS15 aus. Das Steuerwerk 43 besteht aus vier getakteten JK-Flipflops und einem 1 aus 16 Decoder.

Die Flipflops werden durch den Power-on-Reset (RESET) zurückgesetzt. Damit befindet sich der Empfänger nach Anlegen der Versorgungsspannung in Standby (CS0). Die Flipflops werden vom Systemtakt CLK ge-

taktet. Die Vorbereitungseingänge der Flipflops werden durch die Signale der Steuerwerk kombinatorik 53 angesteuert. Die Ansteuerung ist so ausgelegt, daß anstatt der verwendeten FK-Flipflops auch flankengesteuerte RS-Flipflops eingesetzt werden können.

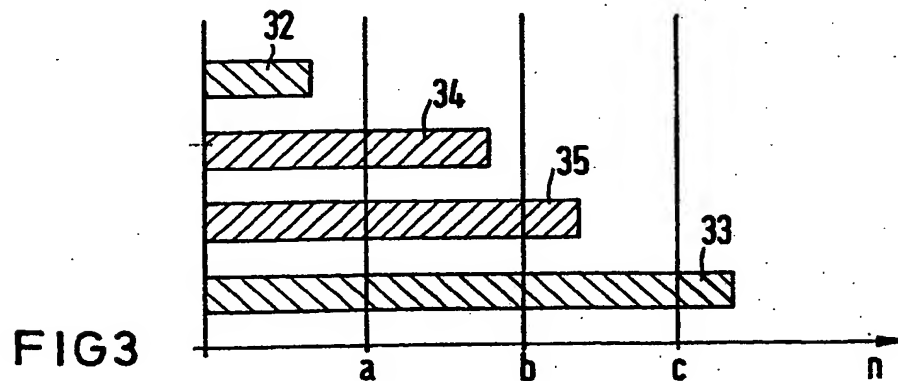
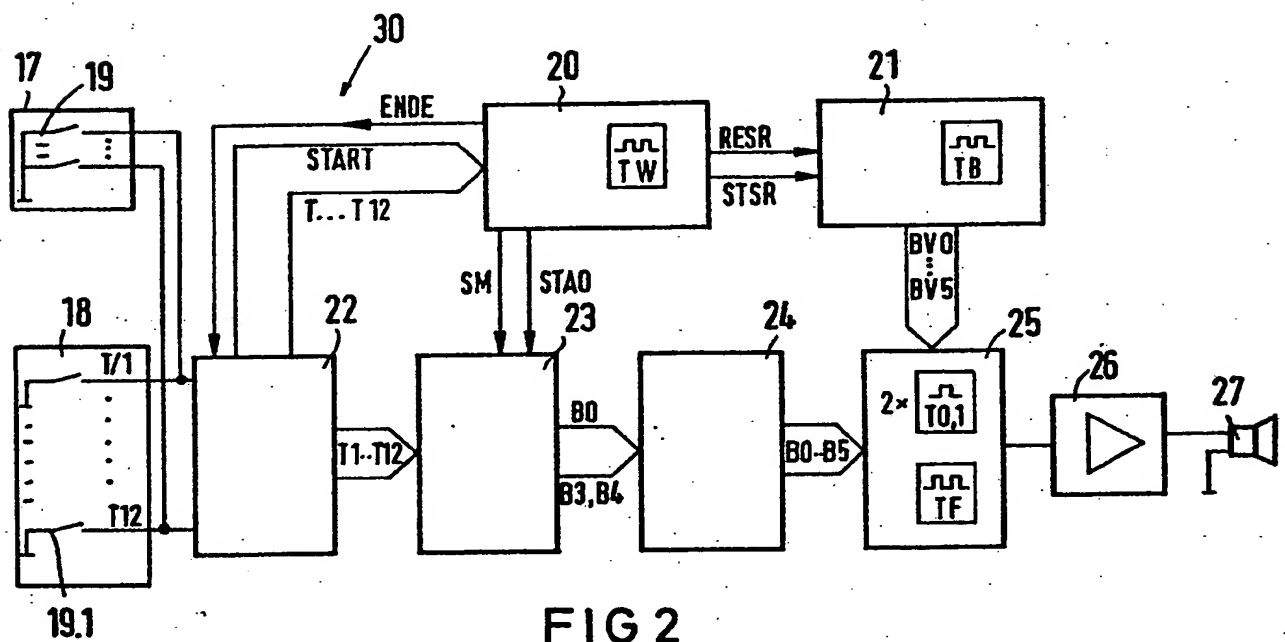
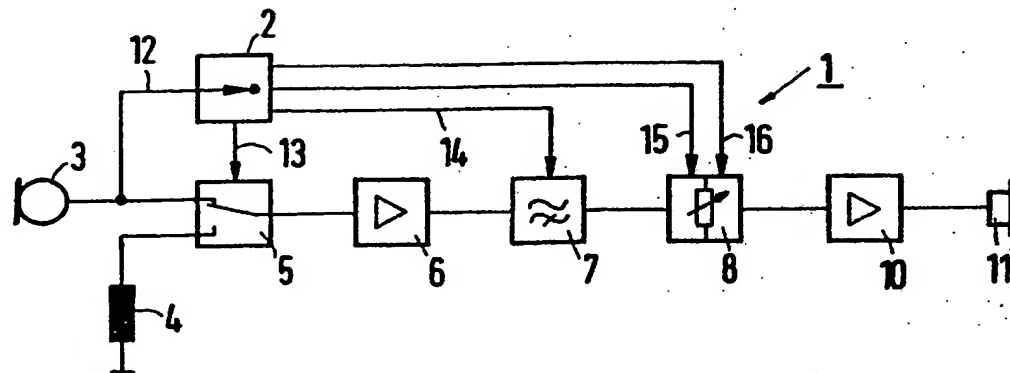
Der Decoder ist immer enabled. Durch Beschaltung des Decoders wird den Flip-Flops folgende Wertigkeit zugeordnet:

$$FF1 = 2^0; FF2 = 2^1; FF3 = 2^2; FF4 = 2^3$$

Damit lassen sich die Signale CQ1 bis CQ4 in die Steuerwerkzustände CS0 bis CS15 umrechnen.

Der als Beispiel beschriebene Digitalteil 41 ist so entworfen, daß eine Integration möglich ist. Um dies zu erreichen, sind die Entwurfsregeln für Semi-Custom-ICs anzuwenden. Zudem ist der Digitalteil 41 vollständig als synchrones Schaltwerk aufgebaut, wobei keine bausteinspezifischen Eigenschaften, wie beispielsweise Gatterlaufzeiten, ausgenutzt werden müssen. Dadurch wird das Verhalten der Schaltung weitgehend unabhängig von der verwendeten Technologie. Durch die Verwendung von SSI-Bausteinen ist die Anwendung ausreichend transparent, so daß die benutzten Funktionen einfach durch Zellen aus einem Zellenkatalog für integrierbare Schaltkreise ersetzt werden können.

**Nummer:** 35 27 112  
**Int. Cl.4:** H 04 R 25/00  
**Anmeldetag:** 29. Juli 1985  
**Offenlegungstag:** 29. Januar 1987  
 05 7 3240



**ORIGINAL INSPECTED**

NACHGEREICHT

2/4

85 P 3248

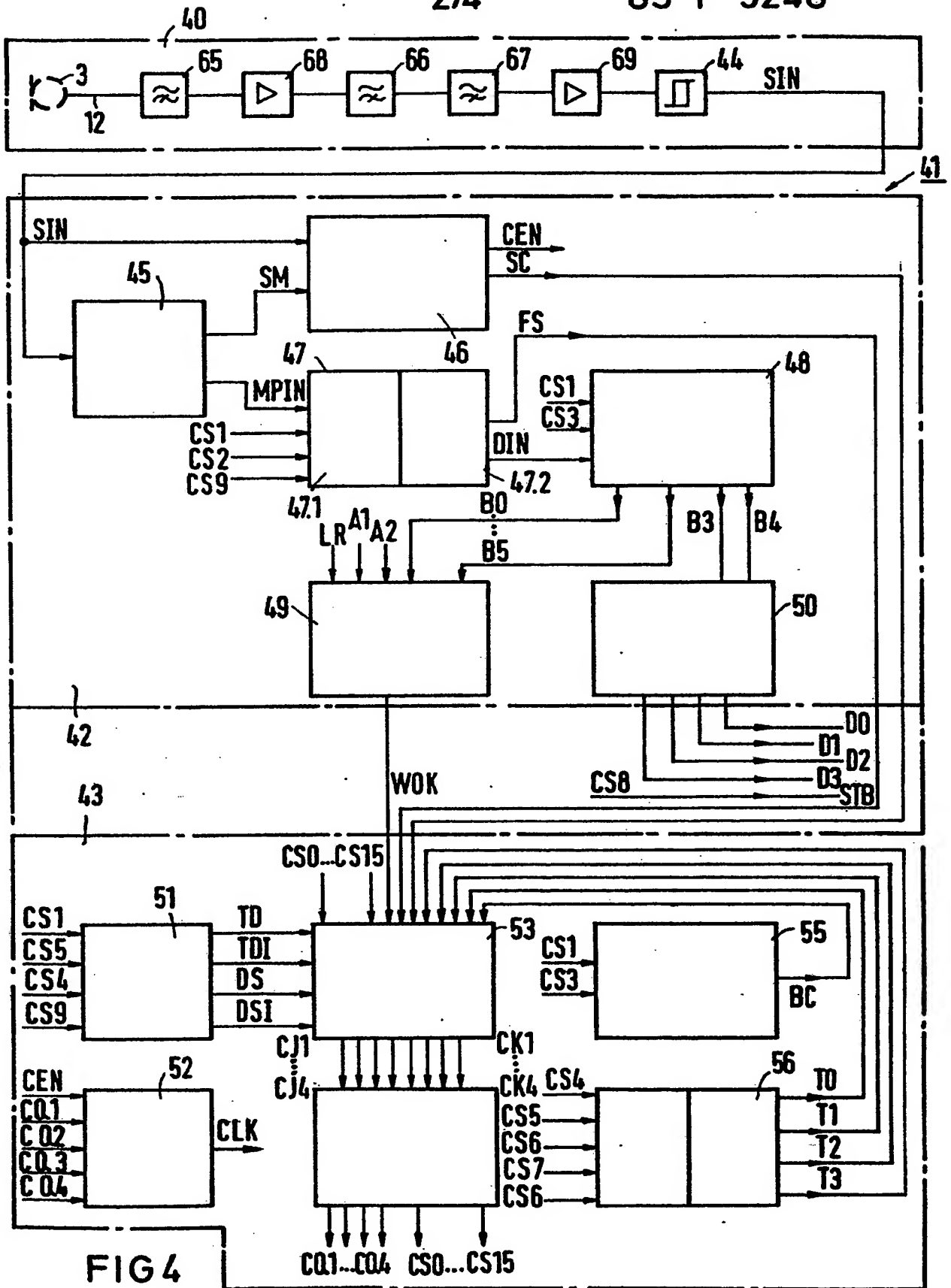


FIG 4

3/4

85 P 3248

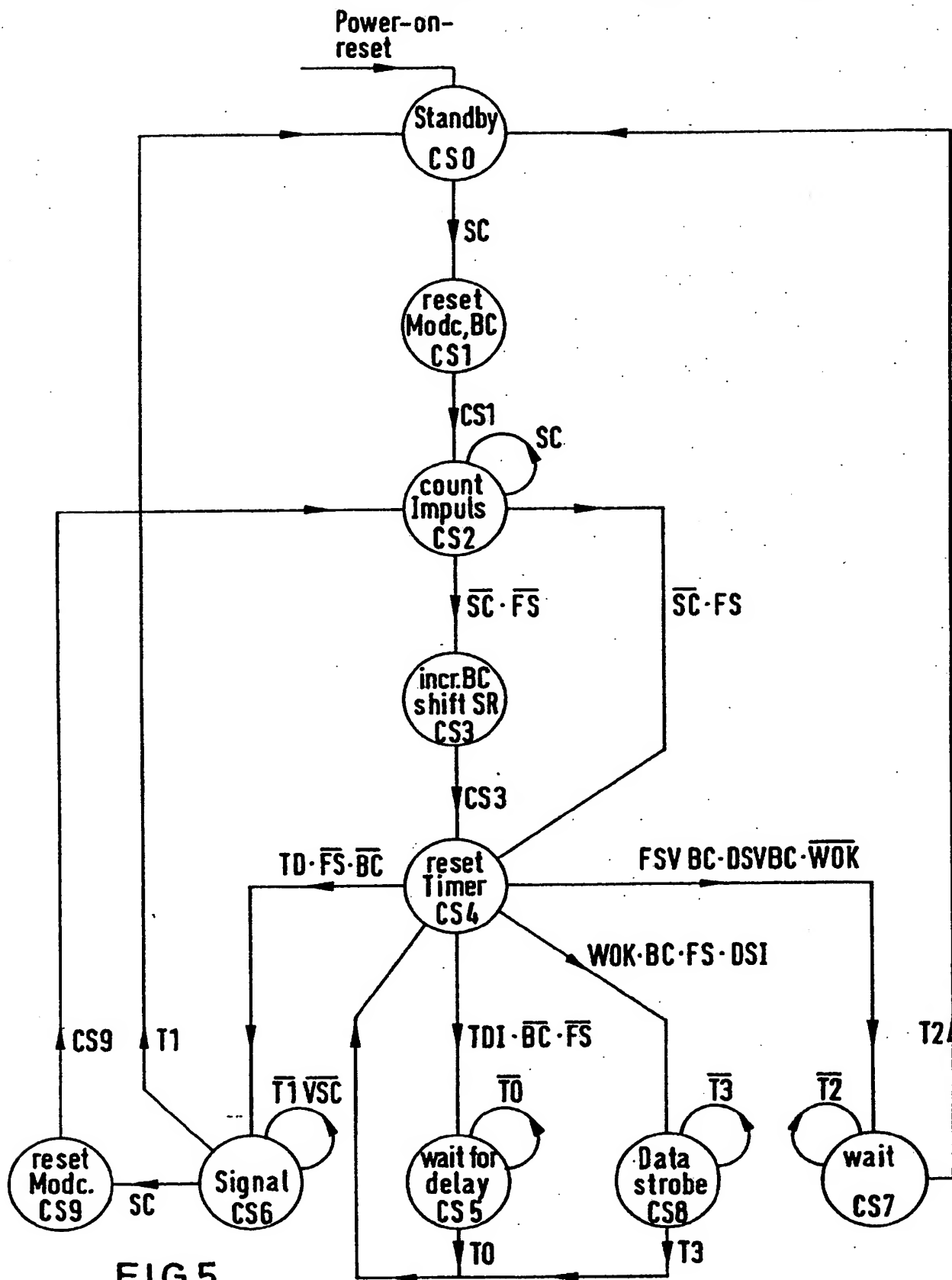


FIG 5

ORIGINAL INSPECTED



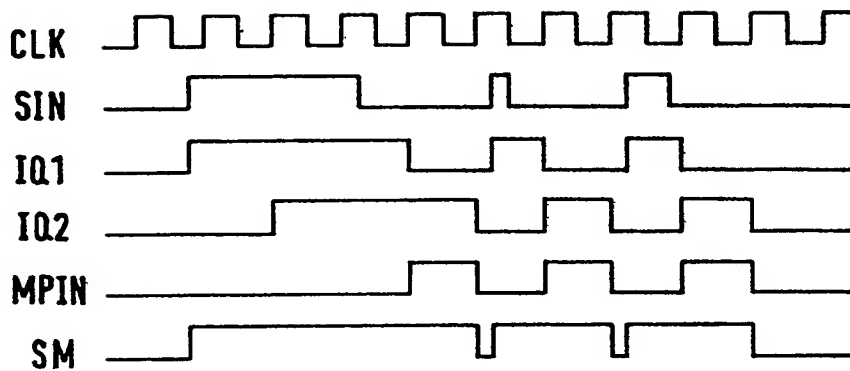


FIG 6

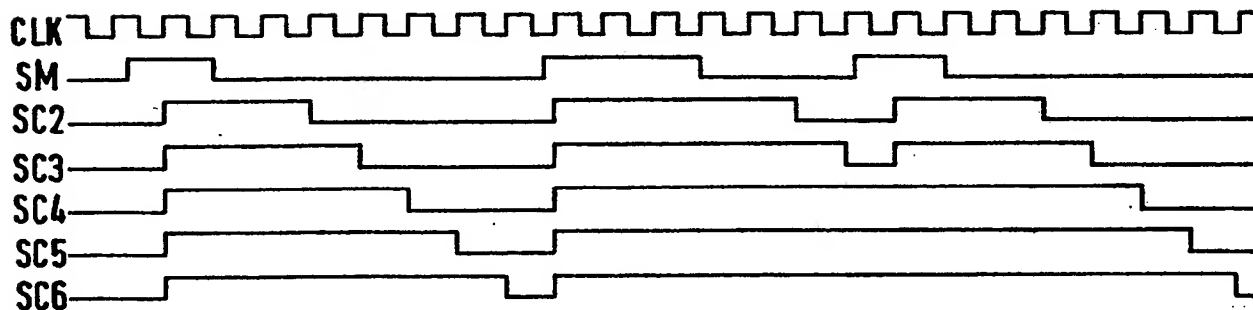


FIG 7